

(57) Abstract
Circuit scaling down and power saving. A pass searching unit has sliding correlators fewer than the code length of a preset diffusion code, and computes a correlation using a phase having its center at the center of a correlation peak detected by a matched filter, with a computation frequency changed in accordance with a changing level of a delay profile.

回路規模縮小および省電力化

パスサーチ部が、所定の拡散符号の符号長よりも少ない個数のスライディング相関器を有し、マッチドフィルタで検出された相関ピークの中心を中心とした位相で相関を算出し、この算出頻度を、遅延プロファイルの変化の程度に応じて変化させる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TH	タイ
BJ	ベナン	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BR	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BY	ベラルーシ	GW	ギニア・ビサウ		共和国	TT	トリニダード・トバゴ
CA	カナダ	HR	クロアチア	ML	マリ	TZ	タンザニア
CF	中央アフリカ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MR	モリタニア	UG	ウガンダ
CH	スイス	IE	アイルランド	MW	マラウイ	US	米国
CI	コートジボアール	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CM	カメルーン	IN	インド	MZ	モザンビーク	VN	ヴェトナム
CN	中国	IS	アイスランド	NE	ニジェール	YU	ユーゴスラヴィア
CO	コスタ・リカ	IT	イタリア	NL	オランダ	ZA	南アフリカ共和国
CU	キューバ	JP	日本	NO	ノルウェー	ZW	ジンバブエ
CY	キプロス	KE	ケニア	NZ	ニュージーランド		
CZ	チェコ	KG	キルギスタン	PL	ポーランド		
DE	ドイツ	KP	北朝鮮	PT	ポルトガル		
DK	デンマーク	KR	韓国	RO	ルーマニア		

明 細 書

D S - C D M A 受信装置

技術分野

本発明は、送信側では送信すべき情報信号に所定の拡散符号を乗じた信号を送信し、受信側ではこの受信信号と前記拡散符号との相関をとり、これによって前記情報信号を復調する直接拡散符号分割多重通信（D S - C D M A）のための受信装置に関する。

背景技術

従来、D S - C D M Aシステムの受信装置、特に移動局の受信装置には、初期セルサーチを行うセルサーチ部、およびマルチパスのタイミングを検出するパスサーチ部が設けられ、セルサーチ部においては、受信信号と拡散符号との相関を算出して相関パワーを求め、発信元としての基地局を選択する。一方パスサーチにおいては受信信号と拡散符号との相関演算によって遅延プロファイルを算出し、その遅延プロファイルに基づいて、マルチパスのタイミング（位相）を検出する。図15はパスサーチ部で処理される受信信号の無線フレームのフォーマットを示すものであり、同信号の無線フレームは複数のスロットから構成され、各スロット S L O T k 毎にパイロットブロック P I L O T k およびデータブロック D A T A k が設けられる。パイロットブロック P I L O T k には既知の信号が含まれ、これに基づいてデータブロックのフェージング補償が行われる。その後、データブロックの遅延プロファイルが算出される。

また、図15のデータブロックとパイロットブロックは、2つの並列チャンネルとして送信される場合、すなわち、データブロックのみから構成される無線フレームとパイロットブロックのみから構成される無線フレームに分かれる場合もある。この場合、パイロットブロックのみから構成されるチャンネルは、同じセルの各ユーザがこの既知のパイロット信号を利用してデータチャンネルのフェー

ジング補償を行い、このチャンネルは通常、共通パイロットチャンネルと呼ばれる。

ここに移動局は携帯性および長い使用可能時間を確保するために、電力消費を最小限に抑える必要性が高い。そこで本願出願人は、セルサーチ部の相関演算を高速演算可能なマッチドフィルタで行い、パスサーチ部の相関演算を低消費電力のスライディング相関器で行い、これによって高速初期同期が可能でありかつ回路規模および電力消費の少ないフィルタ回路を実現している（特開平07-215389号公報）。しかし、電力消費節減の要求は高く、一層の省電力化が望まれている。従来の移動局では、静止時および低速移動時においても、高速移動時と同様のパスサーチ動作を行っており、多くの電力消費が生じていた。このため大きな電池を使用することによる装置重量の増大を招き、また電池寿命が不十分であるという問題があった。

本発明はこのような背景の下に創案されたもので、より一層の回路規模縮小および省電力化を実現したDS-SSMA受信装置を提供することを目的とする。

発明の開示

本発明に係るDS-SSMA受信装置は、パスサーチ部が、拡散符号の符号長よりも少ない個数の乗算回路を有し、マッチドフィルタで検出された相関ピークの中心を中心とした位相で相関を算出し、この算出頻度を、遅延プロファイルの変化の程度に応じて変化させるものである。

また本発明に係るDS-SSMA受信装置は、相関ピーク列の中心を中心とする位相窓の範囲に対応した個数のスライディング相関器によって相関を算出し、受信中にこの位相窓の幅を相関ピーク列の幅に応じて変化させるものである。また本発明に係る移動局は、静止時および低速移動時の遅延プロファイル変化が少ないときに、パスサーチ部全体の起動頻度を小さくし、遅延プロファイルの変化が大きいときに、パスサーチ部全体の起動頻度を高めるものである。

図面の簡単な説明

図1は、本発明に係るDS-SSMA受信装置を有する移動局の一実施例を示

すブロック図である。

図 2 は、同実施例のセルサーチ部を示すブロック図である。

図 3 は、同実施例のパスサーチ部を示すブロック図である。

図 4 は、同実施例のパスサーチ部における同相加算の演算内容を示す概念図である。

図 5 は、同実施例のパスサーチ部におけるサーチタイミングを示す概念図である。

図 6 は、同実施例のパスサーチ部におけるサーチ頻度（パスサーチ部全体の起動頻度）コントロール方法を示すフローチャートである。

図 7 は、同実施例の位相窓幅決定方法を示すフローチャートである。

図 8 は、セルサーチ部およびパスサーチ部のスライディング相関器を示すブロック図である。

図 9 は、同実施例のコントロールチャンネル受信部を示すブロック図である。

図 10 は、同実施例のトラフィックチャンネル受信部を示すブロック図である。

図 11 は、同実施例の送信ロールオフフィルタを示すブロック図である。

図 12 は、同実施例の送信部を示すブロック図である。

図 13 は、同実施例の無線周波数コントロール部を示すブロック図である。

図 14 は、同実施例のコントロール部を示すブロック図である。

図 15 は、従来のトラフィックチャンネルのフレームフォーマットを示す概念図。

発明を実施するための最良の形態

次に本発明に係る DS-SSMA 受信装置を有する移動局の一実施例を図面に基づいて説明する。図 1 は同実施例の全体構成を示すブロック図であり、無線周波数の受信信号はベースバンド信号 RS に変換され、このベースバンド信号 RS はさらにアナログ・デジタル (A/D) コンバータ 1 によってデジタル信号に変換される。このデジタルの受信信号はセルサーチ部 2、パスサーチ部 3、コントロールチャンネル受信部 4、トラフィックチャンネル受信部 6 に並列に入力され

る。

セルサーチ部 2 は、受信信号と所定の拡散符号との相関を算出するマッチドフィルタ 2 1 (図 2) を有し、このマッチドフィルタ 2 1 によって、受信信号との同期のタイミングを検出する(初期同期)。受信信号のとりこみの周期はチップ時間と呼ばれ、マッチドフィルタ 2 1 は 1 チップ時間ごとに相関演算を完了する。同期タイミングを検出した後に、各基地局特有の拡散符号もしくはスクランプリングコードを特定し、信号受信すべき基地局を選択する。

パスサーチ部 3 は初期同期の後に、受信信号との同期のタイミング(フレーム同期、スロット同期)に基づいて、受信信号にマルチパス(同一信号が反射等により異なる時間差をもって複数の信号として移動局に到達する現象)が生じたときに、複数の所定の相関ピーク(マルチパス)を抽出し、かつそれらのタイミング(位相)を特定する。この相関ピークの抽出に際しては、複数のスライディング相関器よりなる相関器 4 1 (図 3) が使用される。マッチドフィルタ 2 1 は相関演算すべき全てのタイミングに対応した乗算器(図示省略)を有し、各タイミングにおける相関を算出し得るが、回路規模、消費電力は大である。一方スライディング相関器は全タイミングに比較してはるかに小数、例えば各スライディング相関器 $SC1 \sim SCn$ (図 5) について、それぞれ 1 個の乗算器 $m1 \sim mn$ (図 5) を有し、回路規模、消費電力はマッチドフィルタ 2 1 に比較して大幅に縮小されるが、1 回の相関演算には長時間(1 シンボル周期 = 拡散率 \times チップ時間)を要する。そこで、初期同期のみにセルサーチ部 2 が使用され、初期同期完了後はセルサーチ部 2 を停止させ、これによって消費電力を節減する。但し、セルサーチ部は初期同期(初期セルサーチ)以外に周辺セルサーチのためにも起動される。

セルサーチ部 2 はマッチドフィルタ 2 1 の後段のコントロール部 3 0 (図 2) において複数の相関ピークから最もパワーの高い相関ピーク(メインパス)を選択し、これを初期同期のタイミングとする。そしてこのタイミングをコントロール信号 $CTRLS2$ としてパスサーチ部 3 に入力する。

コントロールチャンネル受信部 4 は、移動局の種々のコントロールのためのコントロール信号を受信するものであり、所定の拡散符号により、スライディング

相関器を用いて逆拡散処理し、同期検波とレーク合成を経て、受信信号からコントロール信号を抽出して復調する。またトラフィックチャンネル受信部6は、所定の拡散符号により、スライディング相関器を用いて逆拡散処理し、同期検波とレーク合成を経て、情報信号その他を含むトラフィックチャンネルの信号を抽出して復調する。なお、コントロールチャンネル及びトラフィックチャンネルのそれぞれのマルチパス受信タイミングは、バスサーチ部3のサーチ結果に基づいて決定される。

移動局の送信側には送信部8が設けられ、送信すべきデータに拡散符号を乗じた送信信号を生成し、これを送信ローオフフィルタ7によって波形整形した後、無線周波数部（図示省略）から送信する。無線周波数部の制御はコントロール部R F Cによって行われ、コントロール部R F Cはコントロール信号C S、D Tを無線周波数部に対して出力する。

コントロールチャンネル受信部4、トラフィックチャンネル受信部6で逆拡散、レーク合成された信号は受信バッファ5に入力され、D S P (d i g i t a l s i g n a l p r o c e s s o r) のバスB 1、D S Pインターフェイス13を介してD S Pにより処理される。前記送信部8から送信すべき信号はバスB 1から送信バッファ9に一旦蓄積され、ここから送信部8に入力される。

セルサーチ部2、バスサーチ部3の出力はマイクロプロセッサ・バスB 2からマイクロプロセッサ・インターフェイス12を介してマイクロプロセッサ（図示省略）によって処理される。移動局内のその他の制御のためにコントロール部11が設けられ、このコントロール部11も同様にM P Uによって駆動される。また、受信バッファ5もバスB 2と接続され、マイクロプロセッサによって処理される。

図2はセルサーチ部2の詳細を示すものであり、入力信号S I 2（図1のA/Dコンバータ1の出力に対応）はマッチドフィルタ21、および複数のスライディング相関器よりなる相関器27に入力され、これらマッチドフィルタ21および相関器27にはショートコードレジスタ25が接続されている。またスライディング相関器27にはロングコード生成器26も接続されている。なおロングコード生成器26はロングコードレジスタであってもよい。

各セルの特定、すなわち信号を受信すべき基地局の特定はロングコードによって行われ、候補となるロングコードはロングコード生成器 2 6 で生成されているが、直接全ロングコードとの照合を行うとロングコード特定に長時間を要する。そこでロングコードを複数のロングコードグループに分け、まずこのロングコードグループを特定する。ロングコードグループがロングコードグループ特定コードによって特定され、このロングコードグループ特定コードはショートコードレジスタ 2 5 から供給される。ロングコードグループを特定する前に、スロット同期タイミングを検出する必要がある。そのため、全セルに共通な同期用ショートコードと受信信号との相関演算を行わなければならない。同期用ショートコードもショートコードレジスタ 2 5 から供給される。

セルサーチ部 2 は、まず受信信号 S I 2 と全セル共通な同期用ショートコードとの相関演算をマッチドフィルタ 2 1 によって逐次行い、マッチドフィルタ 2 1 の出力相関信号のパワーを計算し、その相関パワー信号を 1 スロット周期で巡回積分回路 2 2 にて巡回積分する。相関パワーの巡回積分を 1 フレーム以上に渡って行い、その結果から、出力相関パワーの高いタイミングをスロット同期タイミングとするとともに、メインパスの受信タイミングとする。メインパスのタイミングに合わせて複数のスライディング相関器を用いて、ロングコードグループ特定用ショートコードと受信信号との相関演算を行い、相関パワー演算器 2 8 にて相関出力のパワーを計算する。複数のロングコードグループ特定用ショートコードの相関パワー結果に基づいて、ロングコードグループを特定する。ロングコードグループを特定した後に、そのグループ内にある全てのロングコードとコントロールチャンネルに割り当てられたシンボル周期のショートコードとの合成コードと受信信号の相関出力のパワーに基づいて、受信すべき基地局（セル）のロングコードを特定する。

図 3 はパスサーチ部 3 の詳細を示すものであり、入力信号 S I 3（図 1 の A/D コンバータ 1 の出力に対応）におけるパイロットブロック（図 4 の P I L O T $k-1$ ~ P I L O T $k+1$ ）の受信信号は入力バッファ 4 0 に蓄積された後に、複数のスライディング相関器よりなる相関器 4 1 で逆拡散される。相関器 4 1 の出力はパイロット信号変調効果が除去された後に、同相加算器 4 2 において同相

加算され、その後相関パワー演算器 4 5 において同相加算出力の相関パワーが算出される。この相関パワーは巡回積分回路 4 6 で平均され、出力バッファ 4 7 に入力される。巡回積分回路 4 6 の出力にはコントロール回路 4 8 が接続され、巡回積分回路 4 6 の出力からマルチパスのタイミングを検出する。コントロール回路 4 8 には前記コントロール信号 C T R L S 2 も入力されている。相関器 4 1 は相関演算を行うべき拡散符号の符号長よりも少数のスライディング相関器よりなり、これらスライディング相関器を適用すべきタイミングはコントロール信号 C T R L S 2 や検出されたマルチパスのタイミングにより決定される。また相関器 4 1 の動作周波数、すなわち相関を算出する頻度は前記遅延プロファイルの変化の程度によって調整される。ここに同相加算器 4 2 は並列な平均値回路 4 3、4 4 を備え、これら平均値回路によって、隣接したシンボル周期のパイロットシンボルをそれぞれ平均し、相関パワー演算器 4 5 では、これら平均値に対するパワー計算を行う。さらに、パワーの計算結果は巡回積分回路 4 6 で平均され、その平均結果から最新のマルチパスタイミングを検出する。検出されたマルチパスのタイミングをその直後のスロット先頭からコントロールチャンネルとトラフィックチャンネルの相関器の受信タイミングに適用する。

図 4 はパスサーチ部 3 で行う同相加算の演算内容を示す概念図であり、相前後するスロット S L O T $k-1$ 、S L O T k におけるパイロットブロック P I L O T $k-1$ 、P I L O T k のパイロットシンボルを平均して平均値 A V k を生成する。同様に後続のスロット S L O T $k+1$ 、S L O T $k+2$ におけるパイロットブロック P I L O T $k+1$ 、P I L O T $k+2$ のパイロットシンボルを平均して平均値 A V $k+2$ を生成する。これらの平均値から相関パワーが算出され、その平均値 A V P $k+2$ を算出する。

このように複数スロットについて平均を算出する同相加算を行うことにより、ノイズや干渉を除去でき、マルチパスの検出精度向上、安定化を実現し得る。また同相加算の対象となるのはパイロットシンボルのみであり、パイロットシンボルの受信信号を逆拡散すれば良いので、比較的少数のスライディング相関器による処理が可能である。また以下に説明するように、遅延プロファイル算出の対象となる位相の範囲（位相窓）、算出頻度は調整可能であり、これによって使用さ

れるスライディング相関器の個数、使用頻度を最小限に抑え得る。なお、通常図4に示すトラフィックチャンネルのパイロットブロックはパスサーチ部の遅延プロファイルを算出するための対象受信信号であるが、コントロールチャンネルのパイロットブロックも同様の構成ならば、そのパイロットブロックも遅延プロファイルの算出の対象受信信号としても良い。さらに、共通パイロットチャンネルを遅延プロファイルの算出の対象受信信号としても良い。

図6は前記パスサーチ部3全体の起動頻度を調整する制御系のフローチャートの一例であり、まずステップS1において所定周期内（1シンボル周期内）の所定のレベル以上のマルチパス相関ピーク数をカウントし、このマルチパス数が前回のマルチパス検出結果から変化したか否かを判断する。マルチパスが変化したときはステップS2において演算頻度Fを最大値F_{max}に設定して処理を終了する。一方パス数が変化していないときは、ステップS3に進み、各マルチパスの位相変化を総合的に評価する。この評価方法の一例を挙げる。r個のマルチパスP₁～P_rが存在し、各マルチパスのピークレベルをP_{s1}～P_{sr}、位相変化をδ₁～δ_rとすると、位相変化の総和PD、およびこのPDをピークレベル総和で除した値PDRが指標として使用される。これら指標は、式（1）、（2）に示すとおりである。

$$PD = \sum_{i=1}^r \delta_i \quad (1)$$

数1

$$PDR = \frac{\sum_{i=1}^r \delta_i}{\sum_{i=1}^r P_{si}} \quad (2)$$

PD、PDRなどの指標をΔで代表すると、ステップS4において、Δが所定の閾値Δ_{th}より大であるか否かが判定される。閾値以下であったときはそのまま処理を終了し、閾値より大であったときは、ステップS5において、頻度修正関数ΔF（Δ－Δ_{th}）により頻度Fを修正する{F＋F（Δ－Δ_{th}）}。この頻度修正関数としては、例えば、（Δ－Δ_{th}）に一定の比例定数を乗じた頻度

変化 ΔF を生成し、かつ頻度 F を最小値 F_{min} と前記 F_{max} の範囲で変化させる関数を使用される。

図5は前記相関器41を適用すべきタイミングを示す概念図であり、前記受信信号 S_{I3} を時系列信号 S_{Ik} で表現すると、各信号の長さは1シンボル周期であり、各スライディング相関器 $SC_1 \sim SC_n$ は順次シフトしたタイミングで信号 S_{Ik} と所定拡散符号との相関を算出する。各スライディング相関器 $SC_1 \sim SC_n$ の演算の期間 $CP_1 \sim CP_n$ はそれぞれシンボル周期と等しく、かつ各シンボル周期の中心 CEN （信号 S_{Ik} において一点鎖線で示す。）に対してその前後に余裕を持った範囲 CRR の相関を算出するようになっている。これによって信号が変化したときにも、そのピーク位置を見逃すことなく、同期を回復可能である。

図7は位相窓の幅を決定する方法を示すフローチャートであり、所定値以上の相関パワーの抽出の後に抽出された相関パワーをソーティングする（ステップS71）。ここで最大レベルの相関パワーから所定個数の相関ピークを抽出し、これを時系列に配列した相関ピーク列を生成する（ステップS72）。この相関ピーク列の始端、終端の位相 T_b 、 T_e を求め、さらに両者の間隔 $\Delta T = T_e - T_b$ を算出する（ステップS73）。以上によりスライディング相関器により相関演算を行うべき範囲、すなわち位相窓を決定するためのデータが得られる。

位相窓の幅 W は ΔT に所定の係数 w （1.0以上）を掛けたものであり、 T_b 、 T_e の中心 $(T_b + T_e) / 2$ から両方向に等しい幅で設ける（ステップS74）。ここに w の値は、通信路の状況等によって設定され、劣悪な状況では w を大に設定する。

前記スライディング相関器 SC_1 は乗算器 m_1 とこの乗算器の出力を積算する積算器 sum_1 とよりなり、乗算器 m_1 において所定の拡散符号と受信信号との乗算を行うものである。これらスライディング相関器は最大の位相窓幅（1シンボル周期）に対応した個数設けられ、位相窓幅がこれより狭いときは、不要なスライディング相関器を停止させて電力消費を低減させる。なお、スライディング相関器 $SC_2 \sim SC_n$ は同様な構成であるので説明を省略する。

セルサーチ部2の相関器27とパスサーチ部3の相関器41は、スライディン

グ相関器を共用しており、図 8 はその状況を説明するブロック図である。図 8 に
は、相関器 4 1 で使用される n 個のスライディング相関器 $SC1 \sim SCn$ が示さ
れ、これらの内スライディング相関器 $SC1 \sim SCm$ は相関器 2 7 でも使用され
る。スライディング相関器 $SC1 \sim SCm$ の出力にはマルチプレクサ $MUX1 \sim$
 $MUXm$ がそれぞれ接続され、これらマルチプレクサの出力をセルサーチ部 2 の
相関パワー演算器 2 8 またはパスサーチ部 3 の同相加算器 4 2 に二者択一的に導
く。これによってスライディング相関器 $SC1 \sim SCm$ はセルサーチ部 2、パス
サーチ部 3 で共用され、それぞれ別個のスライディング相関器を設ける場合に比
較して、全体の回路規模を大幅に縮小し得る。

図 9 はコントロールチャンネル受信部 4 の詳細を示すブロック図であり、受信
信号 $SI4$ (前記 A/D コンバータ 1 の出力に対応) が入力されるスライディン
グ相関器 6 1 と、このスライディング相関器 6 1 の出力からパイロットシンボル
に基づいてチャンネル推定を行ない、その結果を用いてデータシンボルの同期検
波を行う同期検波回路 6 3 と、同期検波回路 6 3 の出力をレーク合成するシンボ
ル加算器 6 4 とよりなる。スライディング相関器 6 1 には所定のロングコード及
びショートコード (拡散符号) を供給するレジスタ 6 2 が接続され、ロングコー
ドは前記コントロール信号 $CTRLS3$ により指定されたタイミング、すなわち
パスサーチ部 3 で検出されたタイミングで、スライディング相関器 6 1 に供給さ
れる。またコントロール信号 $CTRLS3$ はシンボル加算器 6 4 にも入力され
、全てのマルチパスを合成するようにレーク合成が行われる。

図 10 はトラフィックチャンネル受信部 6 の詳細を示すブロック図であり、受
信信号 $SI5$ (前記 A/D コンバータ 1 の出力に対応) が入力されるスライディ
ング相関器 7 1 と、このスライディング相関器 7 1 の出力からパイロットシンボ
ルに基づいてチャンネル推定を行い、その結果を用いてデータシンボルの同期検
波を行う同期検波回路 7 4 と、同期検波回路 7 4 の出力をレーク合成するシンボ
ル加算器 7 5 とよりなる。スライディング相関器 7 1 には所定のショートコード
(拡散符号) およびロングコード (拡散符号) をそれぞれ供給するレジスタ 7 2
、7 3 が接続され、これら拡散符号は前記コントロール信号 $CTRLS3$ により
指定されたタイミング、すなわちパスサーチ部 3 で検出されたタイミングで、ス

ライディング相関器 71 に供給される。レジスタ 72、73 から供給されるロングコードおよびショートコードはビット毎に EX-OR 演算され、合成コードとしてスライディング相関器 71 に供給される。コントロール信号 CTRL S3 はシンボル加算器 75 にも入力され、全ての相関ピークを合成するようにレーク合成が行われる。

図 12 は送信部 8 を示すブロック図である。送信部 8 は入力信号 SI7 (送信バッファ 9 の出力に対応) が入力される拡散符号変調回路 91 を有し、この拡散符号変調回路 91 にはショートコード、ロングコードをそれぞれ供給するレジスタ 92、93 が接続されている。受信側と同様に、これらショートコード、ロングコードの合成コードが生成され、この合成コードによって入力信号が拡散される。

図 11 は送信ローパスフィルタ 7 を示すブロック図である。送信ローパスフィルタ 7 は FIR フィルタ 81 を有し、入力信号 SI6 (送信部 8 の出力信号に対応) の高周波成分を除去する。FIR フィルタ 81 の出力は D/A コンバータ 82 によってアナログ信号に変換され、出力信号 SO6 とされる。

図 13 は無線周波数部の制御を行うコントロール部 10 を示すブロック図である。受信信号の増幅器ゲインをコントロールするためのコントロール回路 101、送信信号の増幅器ゲインをコントロールするためのコントロール回路 102、無線信号受信部の周波数コントロールのためのコントロール回路 103、汎用 A/D、D/A 変換のためのコンバータ 104 を有し、コントロール回路 101 ~ 103 はコントロール信号 CS1、CS2、CS3 をそれぞれ出力する。コンバータ 104 はデータ信号 DT8 が入出力される。

図 14 はコントロール部 11 を示すブロック図であり、MPU バス B2 に接続された割込コントローラ 111、種々のマイクロコードが格納されたコントロールレジスタ 114 を有する。これらコントローラ 111 およびコントロールレジスタ 114 にはタイマ 112 およびカウンタ 113 が接続され、コントロールのタイミングが設定されている。

産業上の利用可能性

前述のとおり、本発明によれば、回路規模縮小および省電力化を実現し得ると
いう優れた効果を有する。

請求の範囲

1. 受信信号との初期同期のタイミングを検出するセルサーチ部と；

拡散符号の符号長よりも少ない個数のスライディング相関器を有し、前記セルサーチ部で検出された初期同期位置を中心とした位相で、拡散符号との相関を算出開始して受信信号の遅延プロファイルを算出するパスサーチ部と；

を備え、

該パスサーチ部は、その算出頻度又はパスサーチ部全体の起動頻度を、前記遅延プロファイルの変化に応じて変化させることを特徴とするDS-SSMA受信装置。

2. 前記パスサーチ部は、遅延プロファイルの変化が少ないときは、パスサーチ部全体の起動頻度を低く抑え、遅延プロファイルの変化が大きいときは、パスサーチ部全体の起動頻度を高くすることを特徴とする請求の範囲1記載のDS-SSMA受信装置。

3. 前記パスサーチ部は、遅延プロファイルの変化の程度を、マルチパス信号の相関ピーク個数によって決定することを特徴とする請求の範囲1記載のDS-SSMA受信装置。

4. 前記パスサーチ部は、遅延プロファイルの変化の程度を、マルチパス信号の全ての相関ピークの位相変化の総和によって決定することを特徴とする請求の範囲1記載のDS-SSMA受信装置。

5. 前記パスサーチ部は、遅延プロファイルの変化の程度を、マルチパス信号の全ての相関ピークの位相変化の総和を相関ピークの総和によって除した値により決定することを特徴とする請求の範囲1記載のDS-SSMA受信装置。

6. 受信信号との初期同期のタイミングを検出するセルサーチ部と；

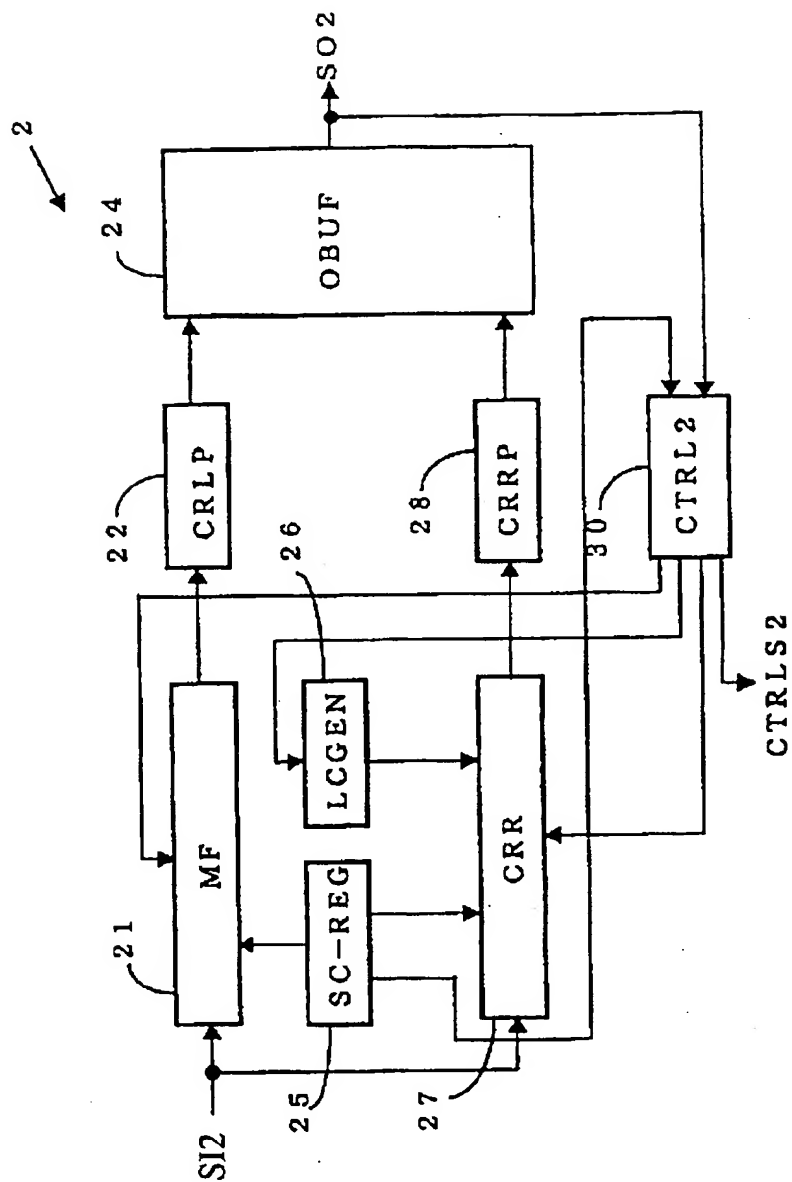
該セルサーチ部で検出された初期同期位置を中心とする位相窓の範囲に対応した個数のスライディング相関器で、拡散符号との相関を算出開始してマルチパスを検出するパスサーチ部と；

を備え、

該パスサーチ部は、その位相窓の幅を検出されたマルチパスの幅に応じて変化させることを特徴とするDS-SSMA受信装置。

7. 前記パスサーチ部は、受信信号のコントロールチャンネルのパイロットブロック若しくはトラフィックチャンネルのパイロットブロック又は共通パイロットチャンネルを相関の対象とすることを特徴とする請求の範囲1又は6記載のDS-SSMA受信装置。

Figure 2 is a block diagram of a digital signal processing system. The system includes several interconnected blocks: MF (21), SC-REG (25), LCGEN (26), CRR (27), CRLP (22), CRRP (28), CTRL2 (30), and OBUF (24). The input SI2 is connected to MF (21). MF (21) outputs to CRLP (22). SC-REG (25) outputs to CRR (27). LCGEN (26) outputs to CRR (27). CRR (27) outputs to CRRP (28). CRRP (28) outputs to OBUF (24). OBUF (24) outputs to SO2. CTRL2 (30) is connected to CRR (27), CRRP (28), and OBUF (24). CTRL2 (30) also outputs to CTRLS2. The entire system is labeled 2.



3

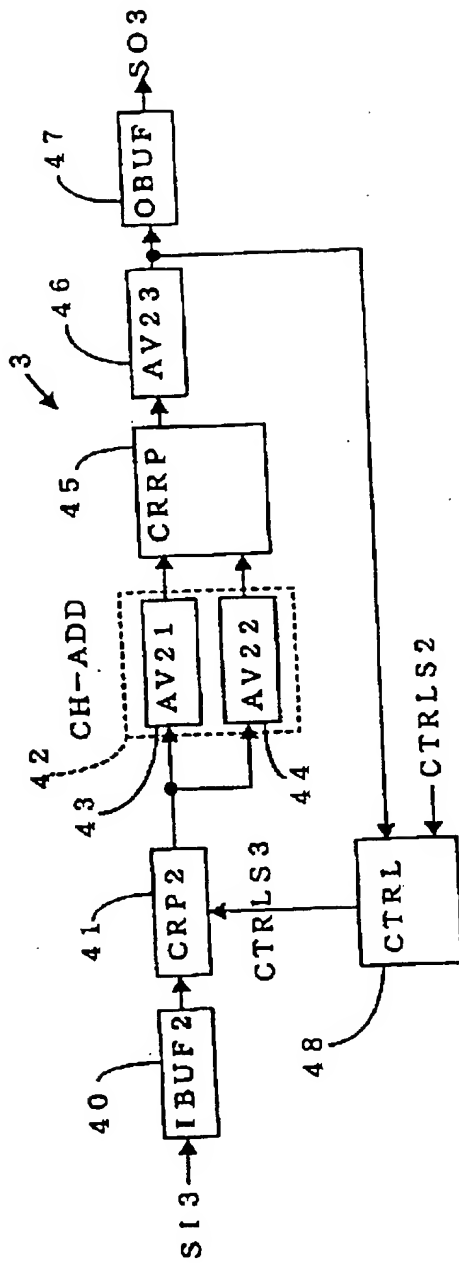
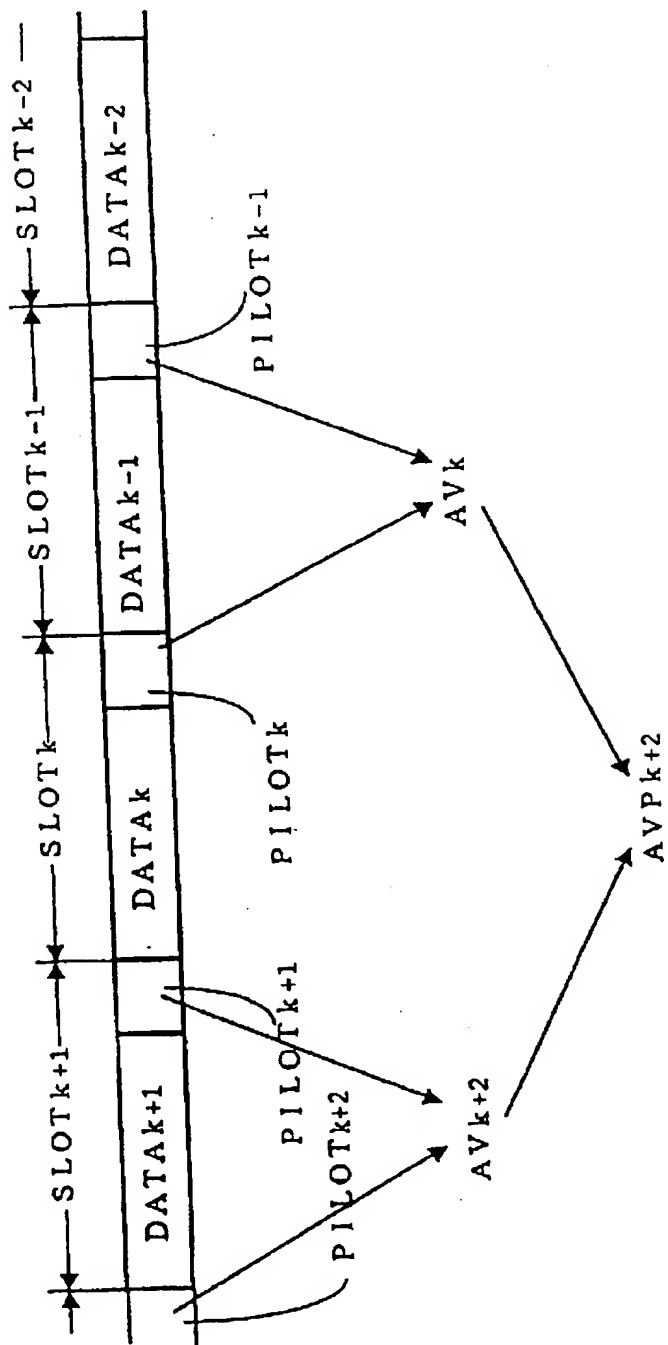


図 4



5

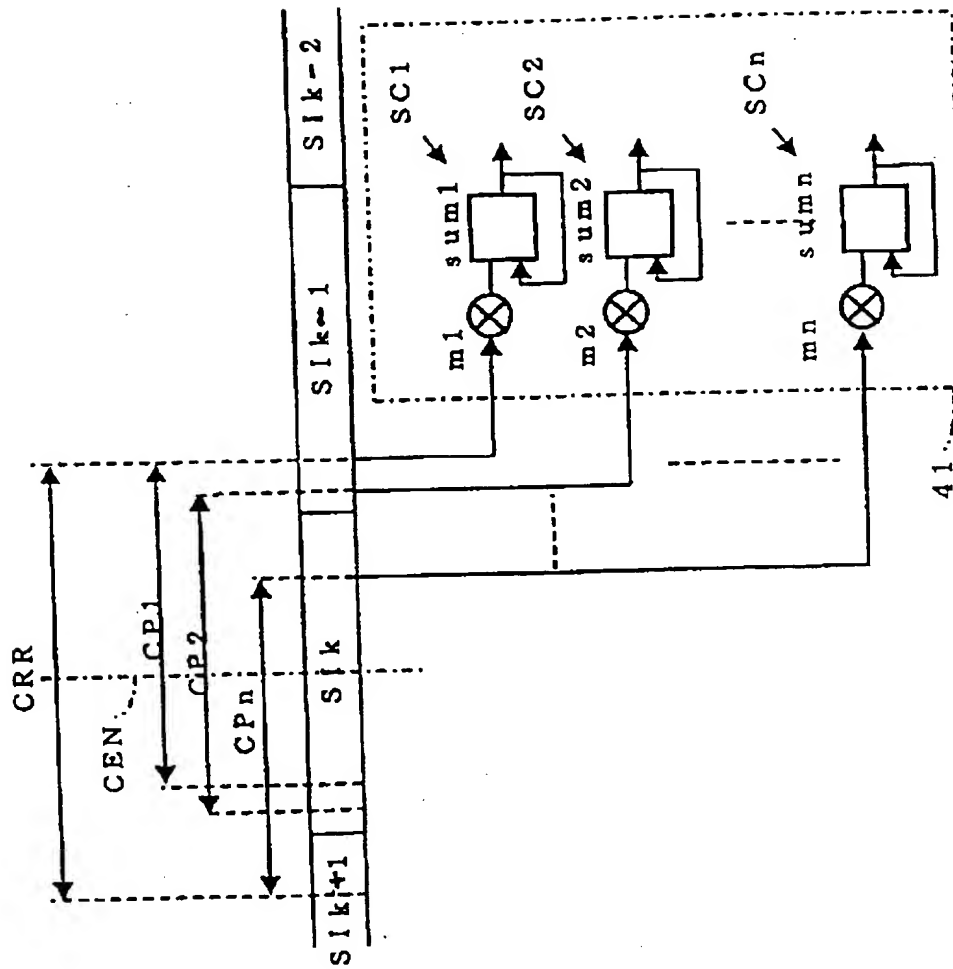


図 6

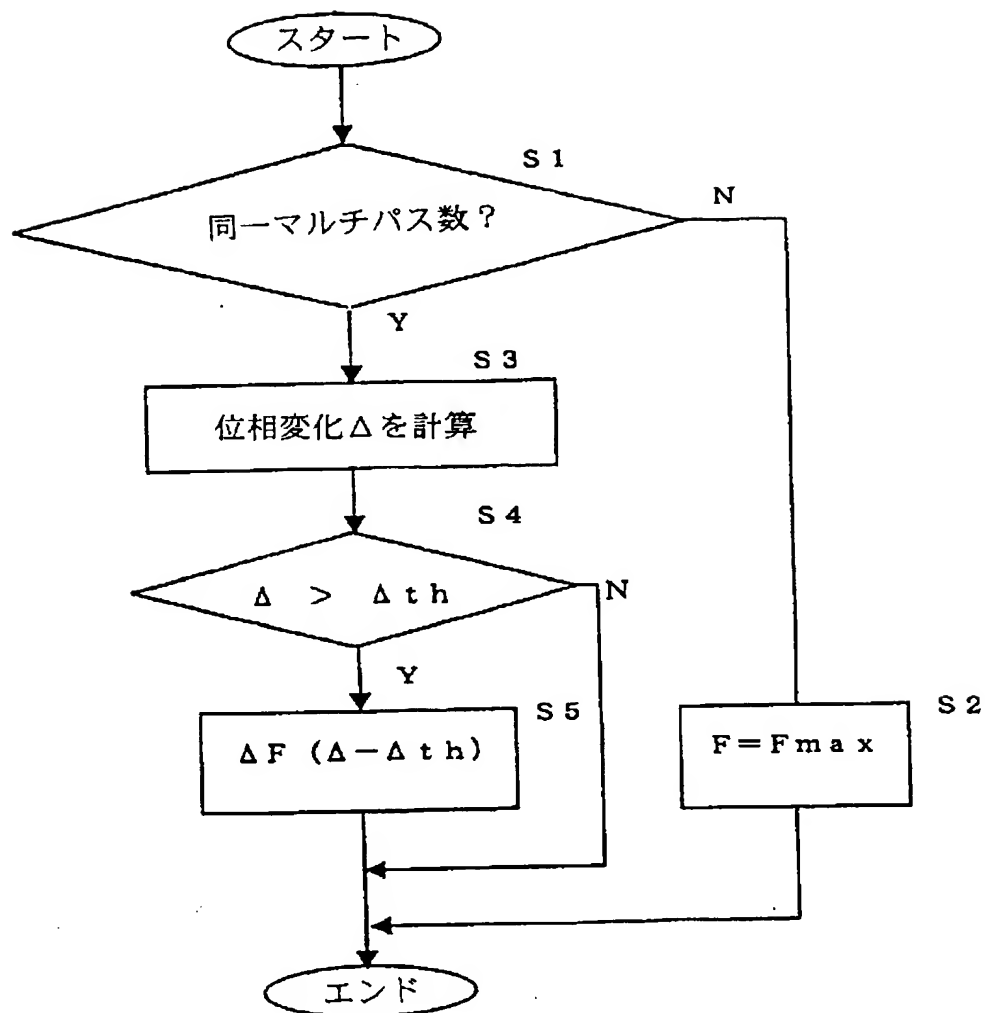


図 7

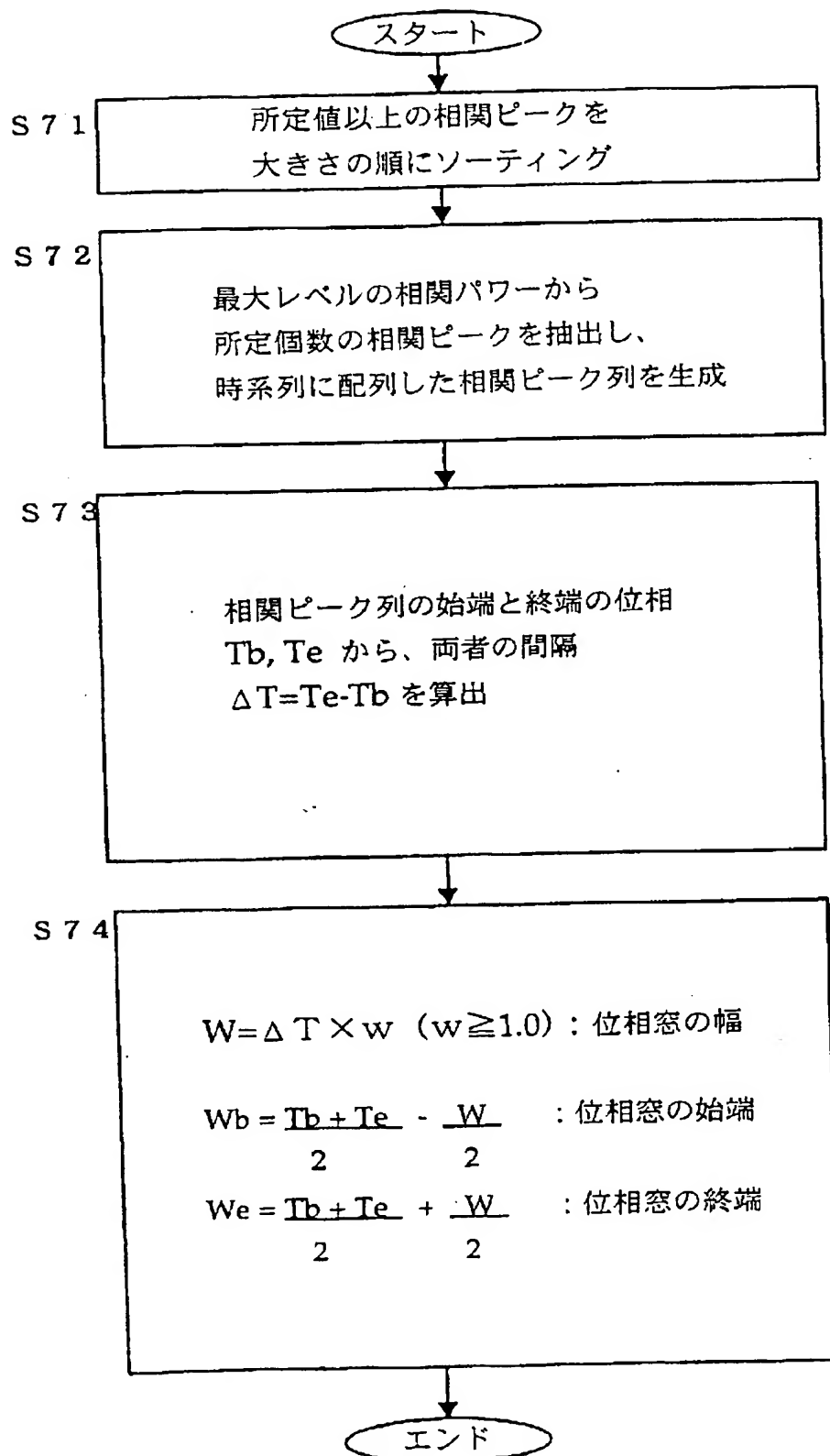
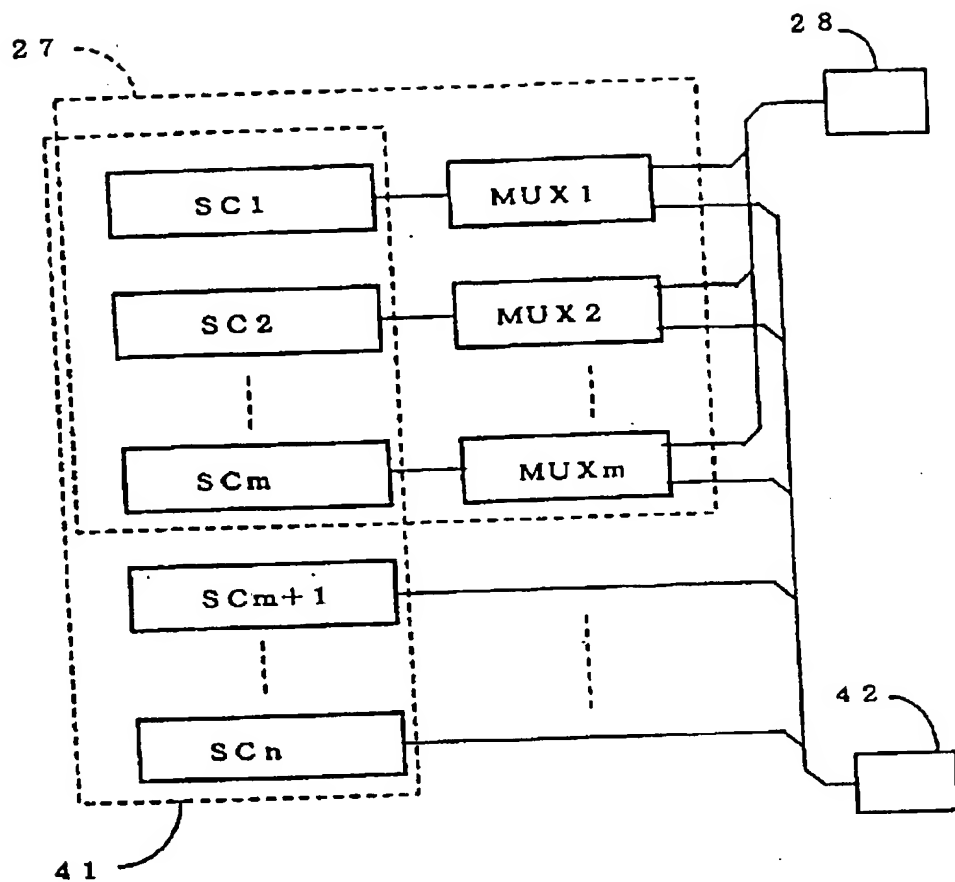


図 8



9

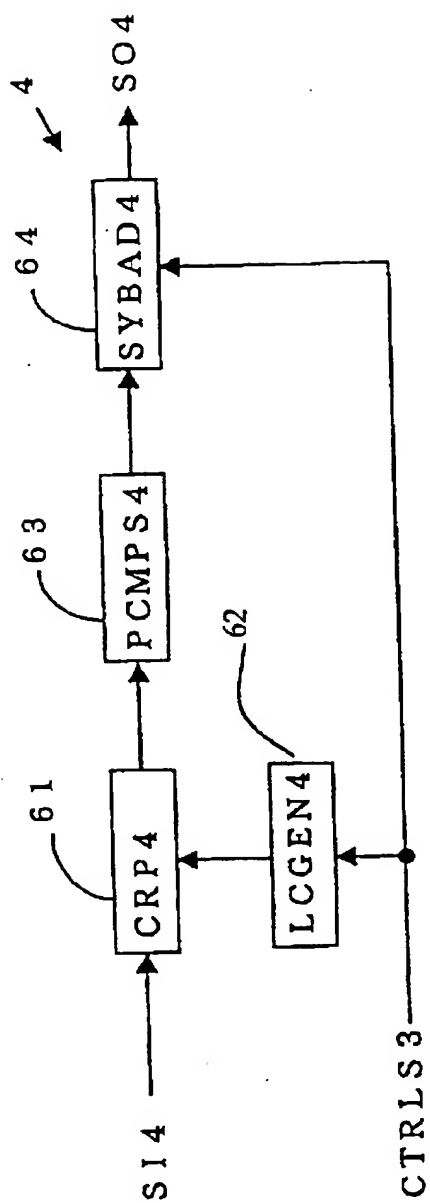


FIG. 10

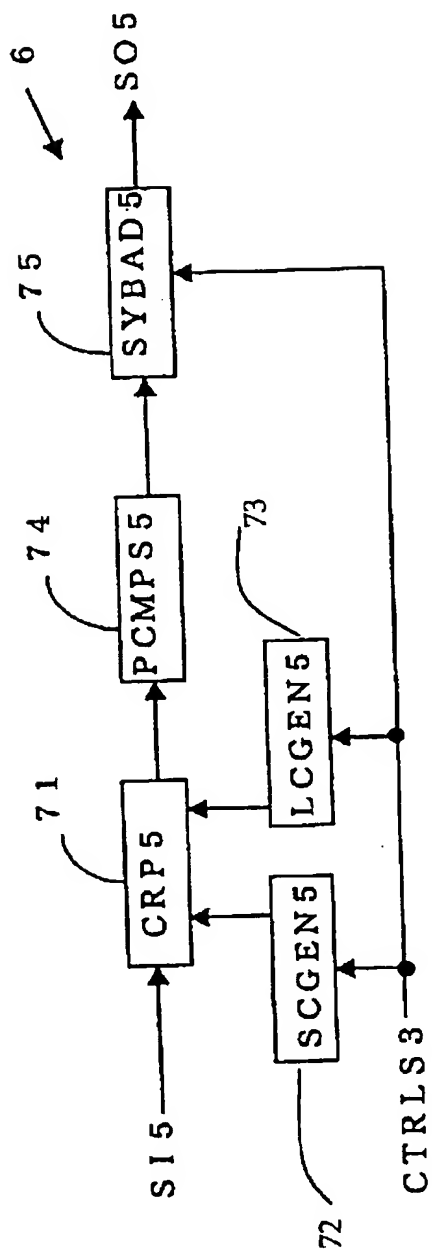


図 1 1

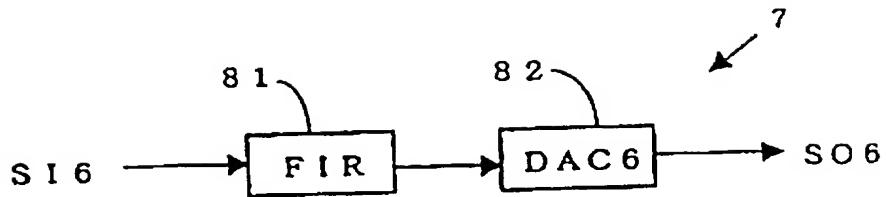


図 1 2

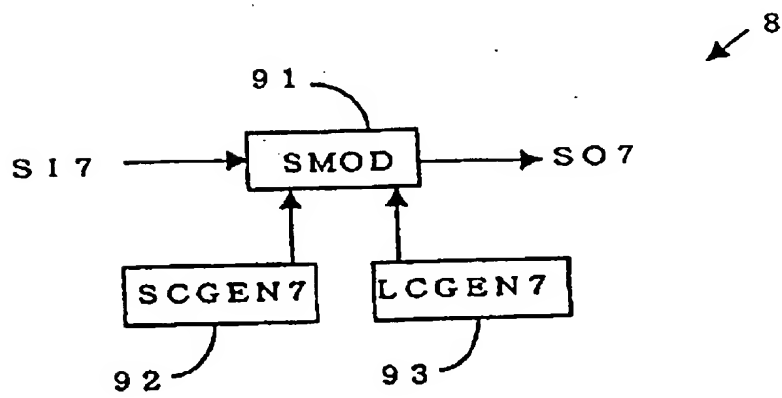


図 1 3

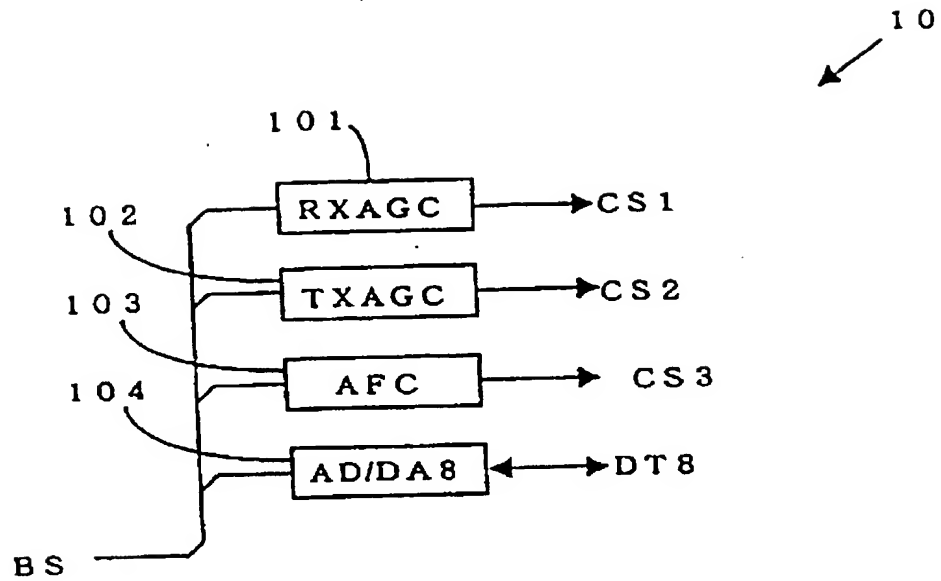


図 1 4

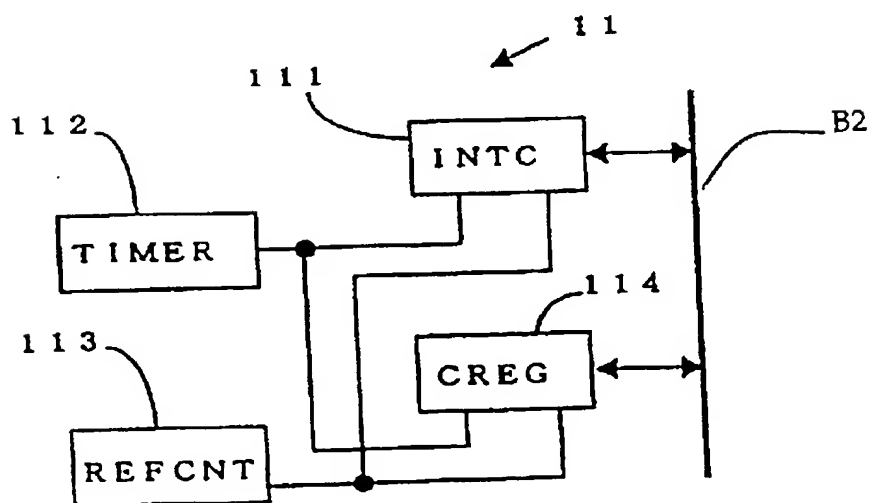
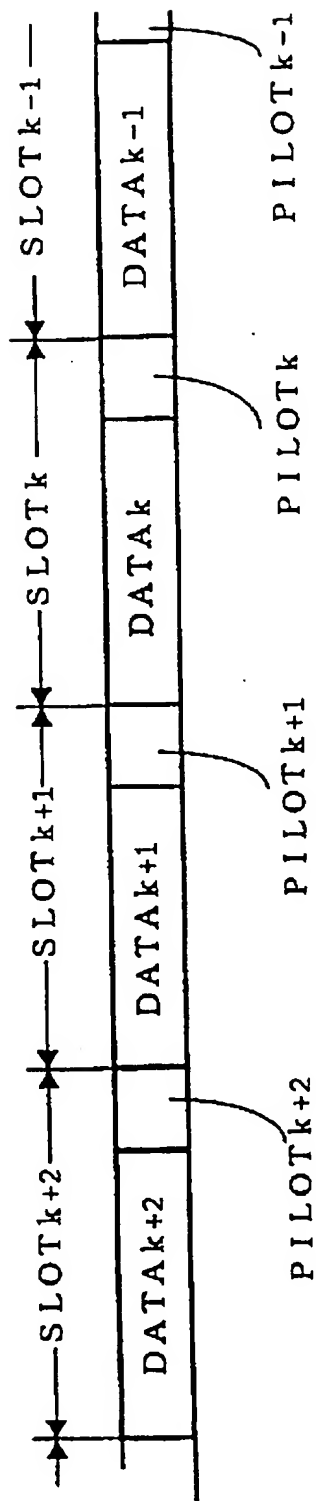


図 15



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/02778

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04B1/707, H04J13/04, H04B7/26, H04Q7/28

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04B1/69-1/713, H04J13/00-13/06,
H04B7/24-7/26, H04Q7/06-7/38Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO, 97/33400, A1 (NTT Ido Tsushinmo K.K.), 12 September, 1997 (12.09.97), Full text; Figs. 1 to 27	1, 2, 6, 7
A	& EP, 825737, A1 & KR, 99008317, A	3-5
Y	EP, 757450, A2 (YOZAN INC.), 05 February, 1997 (05.02.97), Full text; Figs. 1 to 13	1, 2, 6, 7
A	& JP, 9-46174, A & US, 5781584, A	3-5
Y	EP, 892503, A2 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD), 20 January, 1999 (20.01.99), Full text; Figs. 1 to 16	1, 2, 6, 7
A	& JP, 11-88295, A & CN, 1206267, A & KR, 99013970, A	3-5
Y	EP, 903951, A2 (Matsushita Electric Industrial Co., Ltd), 24 March, 1999 (24.03.99), Full text; Figs. 1 to 3	1, 2, 7
A	& JP, 11-98071, A & CN, 1213945, A & CA, 2247725, A1 & KR, 99029944, A	3-6

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
27 July, 2000 (27.07.00)Date of mailing of the international search report
08 August, 2000 (08.08.00)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/02778

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Akio Aoyama et al., " Soden Denryoku Seigyo wo mochiita DS-CDMA Houshiki no Pass Search Tokusei", Proceedings 1	7
A	of Communication society meeting of the Institute of Electronics, Information and Communication Engineers, 1 in 1997, 13 August, 1997 (13.08.97), (Tokyo), P.270	1-6
P, Y	JP, 11-220774, A (Fujitsu Limited), 10 August, 1999 (10.08.99), Full text; Figs. 1 to 41	1, 2, 7
P, A	& CN, 1225529, A	3-6
P, Y	JP, 2000-22665, A (NEC Corporation), 21 January, 2000 (21.01.00), Full text; Figs. 1 to 17	6, 7
P, A	& WO, 2000/2338, A1 & AU, 9943919, A	1-5

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl' H04B1/707, H04J13/04, H04B7/26, H04Q7/28

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl' H04B1/69-1/713, H04J13/00-13/06,
H04B7/24-7/26, H04Q7/06-7/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	WO, 97/33400, A1 (エヌ・ティ・ティ移動通信網株式 会社), 12. 9月. 1997 (12. 09. 97), 全文, 図1	1, 2, 6, 7
A	-27 & EP, 825737, A1 & KR, 99008317, A	3-5
Y	EP, 757450, A2 (YOZAN INC.), 5. 2月. 1997 (05. 02. 97), 全文, 第1-13図	1, 2, 6, 7
A	& JP, 9-46174, A & US, 5781584, A	3-5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

27. 07. 00

国際調査報告の発送日

08.08.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

北村 智彦

5K 9297

電話番号 03-3581-1101 内線 3555

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	EP, 892503, A2 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD), 20. 1月. 1999 (20. 01. 99), 全文, 第1-16図 &JP, 11-88295, A &CN, 1206267, A &KR, 99013970, A	1, 2, 6, 7 3-5
Y A	EP, 903951, A2 (Matsushita Electric Industrial Co., Ltd), 24. 3月. 1999 (24. 03. 99), 全文, 第1-3図 &JP, 11-98071, A &CN, 1213945, A &CA, 2247725, A1 &KR, 99029944, A	1, 2, 7 3-6
Y A	1997年電子情報通信学会 通信ソサイエティ大会講演論文集 1, 13. 8月. 1997 (13. 08. 97), (東京), 青山 明雄, 水口博則, 吉田尚正, 後川彰久, 「送信電力制御を用いたD S-CDMA方式のパスサーチ特性」, P.270	7 1-6
P, Y P, A	JP, 11-220774, A (富士通株式会社), 10. 8月. 1999 (10. 08. 99), 全文, 第1-41図 &CN, 1225529, A	1, 2, 7 3-6
P, Y P, A	JP, 2000-22665, A (日本電気株式会社), 21. 1 月. 2000 (21. 01. 00), 全文, 第1-17図 &WO, 2000/2338, A1 &AU, 9943919, A	6, 7 1-5